情報工学実験１
実験２～基本ゲート回路～
学籍番号：035764C 若津 大悟

グループ H
実験実施日：平成１６年５月２５日
提出〆切り日：平成１６年６月１日
共同実験者名
035762G：吉永　安磨
035763E：饒平名隆一

1　実験目的

現代社会に欠かすことのできないコンピュータは、大規模なディジタル回路によって構成されている。本実験では、NAND ゲートを用いてほかのゲート回路 (NOT、AND、OR、NOR、XOR) を構成することによって、汎用ロジック IC の基本的な使い方についても学ぶ。

2　実験

(1) NAND ゲートのみを用いて、NOT、AND、OR、NOR、XOR ゲートを設計せよ。

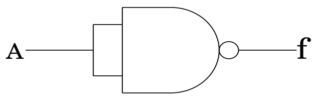

図 1: NOT 回路

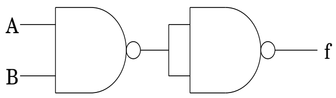

図 2: AND 回路

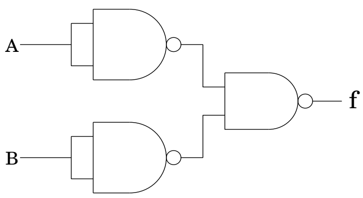

図 3: OR 回路

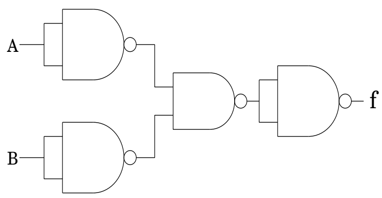

図 4: NOR 回路

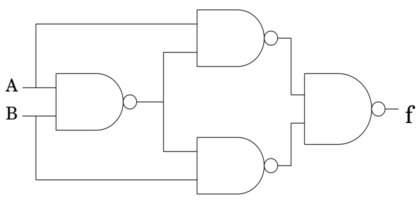

図 5: XOR 回路

(2) 実験 (1) で設計した各ゲートを実際に NAND ゲートを用いて実現し、それらの動作を確認せよ。

　実験の結果、(1) で求めた回路は、全て正常に動いた。そこで、前ページの図で示したゲート回路を、論理式 (ブール演算・ド・モルガンの法則) を用いて、それぞれ NOT,AND,OR,NOR,XOR になっているかを確かめてみる。

– NOT 回路

$$\begin{aligned} f &= \overline{A \cdot A} \\ &= \overline{A} + \overline{A} \\ &= \overline{A} \end{aligned}$$

– AND 回路

$$\begin{aligned} f &= \overline{\overline{A \cdot B} \cdot \overline{A \cdot B}} \\ &= \overline{\overline{A \cdot B}} \\ &= A \cdot B \end{aligned}$$

– OR 回路

$$\begin{aligned} f &= \overline{\overline{A} \cdot \overline{B}} \\ &= \overline{\overline{A}} + \overline{\overline{B}} \\ &= A + B \end{aligned}$$

– NOR 回路

$$\begin{aligned} f &= \overline{\overline{\overline{A} \cdot \overline{B}}} \\ &= \overline{\overline{\overline{A}} + \overline{\overline{B}}} \\ &= \overline{A + B} \end{aligned}$$

– XOR 回路

$$\begin{aligned} f &= \overline{\overline{A\overline{(A \cdot B)}} \cdot \overline{B\overline{(A \cdot B)}}} \\ &= \overline{\overline{A\overline{(A \cdot B)}}} + \overline{\overline{B\overline{(A \cdot B)}}} \end{aligned}$$

$$
\begin{aligned}
&= A\overline{(A \cdot B)} + B\overline{(A \cdot B)} \\
&= A\left(\overline{A} + \overline{B}\right) + B\left(\overline{A} + \overline{B}\right) \\
&= A \cdot \overline{B} + \overline{A} \cdot B
\end{aligned}
$$

3　２変数の論理回路

２変数の論理関数は全部で 16 種類ある。何故 16 種類になるか説明せよ。また、２変数の論理関数を 16 種類すべて列挙し、否定 (NOT)、論理積 (AND)、および論理和 (OR) のみを用いて表現せよ。

２変数の論理関数が全部で 16 種類ある理由は、まず、２変数の入力パターンが、

$$(0,0),(0,1),(1,0),(1,1)$$

と、４種類あり、そのときの出力のパターンが、0,1 の２種類ずつあるので、全てのパターンは $4^2 = 16$ 通りだとわかる。

さらに、このことから、n 変数の論理関数は、2^{2^n} 種類あると考えられる。以下に、１６種類の論理関数の表を示す。

A	0	0	1	1	論理式	名称	記号
B	0	1	0	1			
f_1	0	0	0	0	0	定数 0	0
f_2	0	0	0	1	$A \cdot B$	論理積	$\cap$,$\cdot$
f_3	0	0	1	0	$\overline{A} \cdot B$	禁止	
f_4	0	1	0	0	$A \cdot \overline{B}$	禁止	
f_5	1	0	0	0	$\overline{(A + B)}$	論理和否定	$\downarrow$
f_6	1	1	1	1	1	定数 1	1
f_7	1	1	1	0	$\overline{(A \cdot B)}$	論理積否定	$\uparrow$
f_8	1	1	0	1	$\overline{A} + B$	合意	$\rightarrow$
f_9	1	0	1	1	$A + \overline{B}$	合意	$\leftarrow$
f_{10}	0	1	1	1	$A + B$	論理和	$\cup$,+
f_{11}	1	1	0	0	$\overline{A}$	否定	$\overline{A}$
f_{12}	1	0	1	0	$\overline{B}$	否定	$\overline{B}$
f_{13}	1	0	0	1	$A \cdot B + \overline{A} \cdot \overline{B}$	対等	$\equiv$
f_{14}	0	1	1	0	$A \cdot \overline{B} + \overline{A} \cdot B$	排他的論理和	$\oplus$
f_{15}	0	1	0	1	B	B	B
f_{16}	0	0	1	1	A	A	A

表 1: ２変数論理回路

4　１種類で表せるゲート回路

NAND ゲート以外のゲートのうち、ただ 1 種類で NOT、AND、OR、NAND、NOR、XOR ゲートを表せるゲート回路の具体例を示せ。

- NOT ゲートの場合
  NOT ゲートは、１入力、１出力のため、２入力、１出力のゲート回路は表現できない。よって適さない。
- AND、OR ゲートの場合
  AND、OR ゲートは、否定の要素を含まないので、NOT や、NAND、NOR ゲートを表現できない。よって適さない。
- XOR ゲートの場合
  XOR ゲートは、0 と 1 の一致、不一致しか表現しないので、AND や OR ゲートを表現できない。よって適さない。
- NOR ゲートの場合
  NOR ゲートは否定の要素も持ち、さらに、ド・モルガンの公式により AND ゲートなども表現できる。よって、ただ 1 種類で 6 種類のゲートを表せるゲート回路は NOR ゲートである！

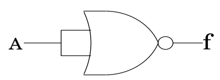

図 6: NOT 回路

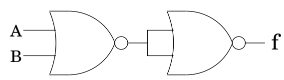

図 7: OR 回路

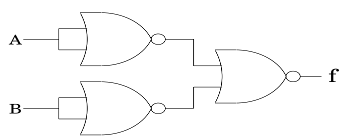

図 8: AND 回路

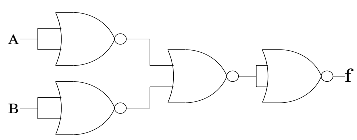

図 9: NAND 回路

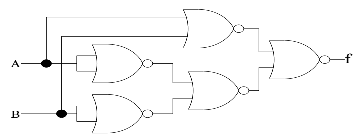

図 10: XOR 回路

5　２種類で表せるゲート回路

２種類のゲート回路で NOT、AND、OR、NAND、NOR、XOR ゲートを表せるゲート回路の組の具体例を２組以上示せ。

- NOT ゲートと、NAND ゲートの２種類で NOT、AND、OR、NAND、NOR、XOR ゲートを表してみる。

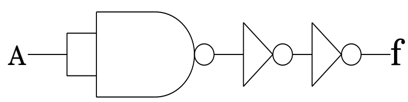

図 11: NAT 回路

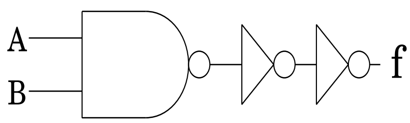

図 12: NAND 回路

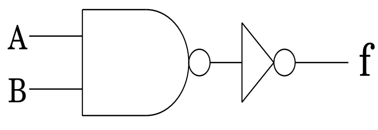

図 13: AND 回路

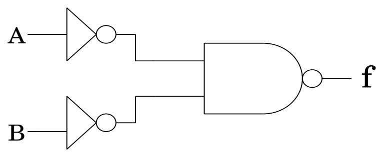

図 14: OR 回路

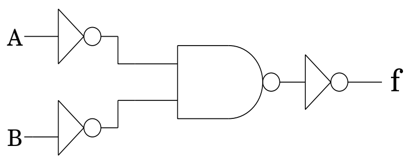

図 15: NOR 回路

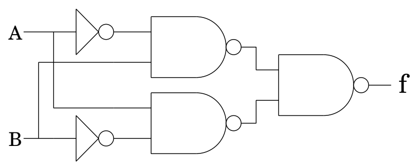

図 16: XOR 回路

- NOT ゲートと、NOR ゲートの２種類で NOT、AND、OR、NAND、NOR、XOR ゲートを表してみる。

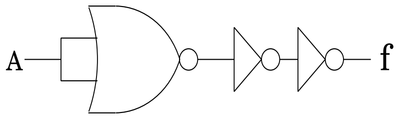

図 17: NOT 回路

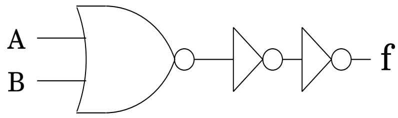

図 18: NOR 回路

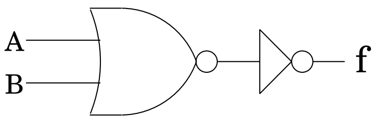

図 19: OR 回路

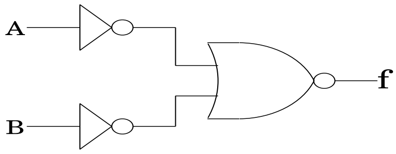

図 20: AND 回路

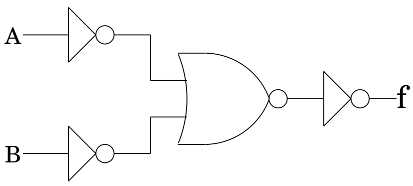

図 21: NAND 回路

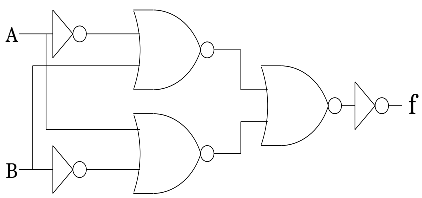

図 22: XOR 回路

6　半加算器と全加算器

半加算器および全加算器とはどのような回路か調査し説明せよ。

- 半加算器

  半加算器は、２進数の 1 けたの加算を行う回路で、図 23 に示すような仕組みになっている。

  A,B に 0 または 1 の信号を送ると、A,B の加算が起こり、その結果が c と s に出力される。s(サム) は加算結果の下位 1 ビットの値を示し、c(キャリー) は上位ビットへの桁上げを示す。

  A、B の入力と、c、s の出力との関係を示した真理値表は次の通りである。

入力		出力	
A	B	c	s
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

表 2: 半加算器の真理値表

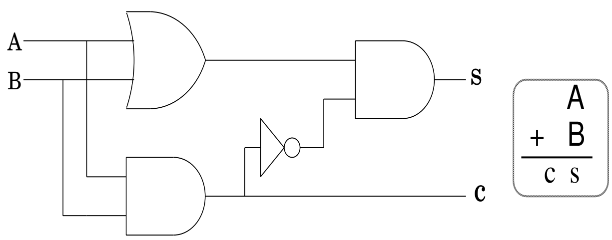

図 23: 半加算器の回路

- 全加算器

　n 桁の２進数の加算を行う場合、最下位のけたの加算には半加算器を使用することができるが、上位の各桁の加算では、下位からの桁あげ入力を考慮した加算回路が必要となる。このような回路を全加算器という。全加算器は図 24 に示すようなしくみになっている。

　図の c' は下位からの桁上げを意味する。全加算器は、半加算器を２つ組み合わせることで、下位からの桁上げを可能にしている。

　全加算器の真理値表は次の通りである。

入力			出力	
A	B	c'	c	s
0	0	0	0	0
0	1	0	0	1
1	0	0	0	1
1	1	0	1	0
0	0	1	0	1
0	1	1	1	0
1	0	1	1	0
1	1	1	1	1

表 3: 全加算器の真理値表

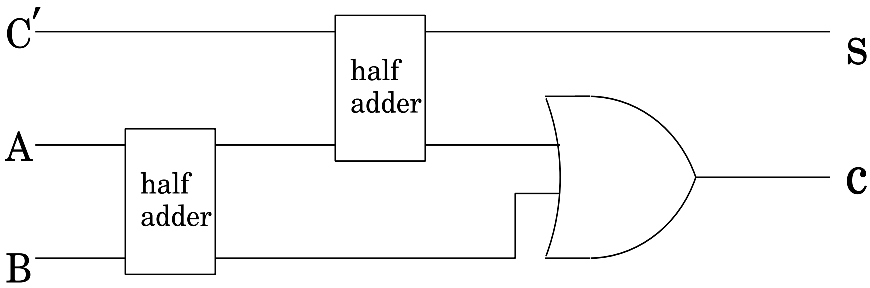

図 24: 全加算器の回路

7　本実験について考察せよ

本実験では、基本ゲート回路である、NOT、AND、OR、NAND、NOR、XOR ゲート回路について学んだ。

IC:Quad 2 Input NAND Gate、4011B の規格を用い、基本ゲート回路６種類を作った。ここで、なぜ NAND ゲートだけを用いて他の６種類の基本ゲート回路を考えたのか疑問が残った。

調べた結果、ゲート内にあるトランジスタの数に関係していることがわかった。実は、NAND 回路は、この６種類の回路の中で、内臓されているトランジスタの数が２個 (NMOS トランジスタ１個、PMOS トランジスタ１個) と、一番少なく、NAND 回路を使用することが、一番効率が良いからだということがわかった。

また、NAND ゲート回路と、NOR ゲート回路は、本実験で示したように、１種類で、NOT、AND、OR、NAND、NOR、XOR の、6 種類の基本ゲート回路を表すことができる。これは、プール式の変形を活用し、プール台数の規則と、ド・モルガンの法則を利用して変形していけば明らかであった。

また、２種類のゲート回路で、NOT、AND、OR、NAND、NOR、XOR の、6 種類の基本ゲート回路を表せる組み合わせは、以下のようになることがわかった。

- NAND,NOR ゲートの場合
  NAND、NOR ゲートは、1 種類で、NOT、AND、OR、NAND、NOR、XOR の全種類を表せるから、この２つはどの組み合わせでも、この全種類のゲートを表すことができる。
- AND,OR ゲートの場合　AND、OR ゲートは、否定の要素がないだけなので、
  $$\{AND, NOT\}, \{OR, NOT\}$$
  とする組み合わせをすれは、全ての種類を表すことができる。
- XOR ゲートの場合
  XOR ゲートは、AND、OR ゲートが表せないので、
  $$\{XOR, AND\}, \{XOR, OR\}$$
  とする組み合わせで、全ての種類を表すことができる。

以上が、２種類のゲート回路で、NOT、AND、OR、NAND、NOR、XOR ゲート回路を表せる組み合わせであることがわかった。

8　参考文献・URL

- サクセスガイド・ハードウェア１：一橋出版　安藤 明之
- 基本情報技術者午前合格テキスト：高橋出版　小川 真一

9　実験に使用した器具

- 直流電源
- IC：Quad 2 Input NAND Gate(4011B の規格)
- ブレッドボード・導線...