

情報工学実験 1

実験 4

～汎用ロジック IC によるカウンタの実現～

学籍番号：035764C 若津 大悟

グループ H

実験実施日：平成 16 年 6 月 8 日

提出〆切り日：平成 16 年 6 月 15 日

共同実験者名

035762G：吉永 安磨

035763E：饒平名隆一

1 実験目的

今回の実験では、カウンタを汎用ロジック IC を用いて実現することにより、フリップフロップ (FF) の特性を理解するとともに、カウンタの動作原理および同期式順序回路の設計手順を習得することを目的とする。

2 実験

- (1) 7進同期式カウンタの状態遷移表 (特性表) を描け。

特性表とは、フリップフロップの入出力関係を表した表のこと。7進同期式カウンタの特性表を下に示す。

Q_2	Q_1	Q_0	Q'_2	Q'_1	Q'_0
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	1	1	0
1	1	0	0	0	0
(1	1	1)	(*	*	*

図 1: 7進カウンタの特性表

- (2) 7進同期式カウンタの状態遷移関数を求めよ。

特性表より、状態遷移関数を求める。

$$Q'_0 = \overline{Q_2} \cdot \overline{Q_1} \cdot \overline{Q_0} + \overline{Q_2} \cdot Q_1 \cdot \overline{Q_0} + Q_2 \cdot \overline{Q_1} \cdot \overline{Q_0}$$

$$Q'_1 = \overline{Q_2} \cdot \overline{Q_1} \cdot Q_0 + \overline{Q_2} \cdot Q_1 \cdot \overline{Q_0} + Q_2 \cdot \overline{Q_1} \cdot Q_0$$

$$Q'_2 = \overline{Q_2} \cdot Q_1 \cdot Q_0 + Q_2 \cdot \overline{Q_1} \cdot \overline{Q_0} + Q_2 \cdot \overline{Q_1} \cdot Q_0$$

カルノー図を用いて簡単化する。

$Q_2 Q_1$ Q_0	00	01	11	10
0	1	1	0	0
1	1	0	0(*)	0

図 2: Q'_0 のカルノー図

$$Q'_0 = \overline{Q_2} \cdot \overline{Q_0} + \overline{Q_1} \cdot \overline{Q_0}$$

カルノー図を用いて簡単化する。

$Q_2 Q_1$ Q_0	00	01	11	10
0	1	1	0	0
1	1	0	0(*)	1

図 3: Q'_1 のカルノー図

$$Q'_1 = \overline{Q_1} \cdot Q_0 + \overline{Q_2} \cdot Q_1 \cdot \overline{Q_0}$$

カルノー図を用いて簡単化する。

$Q_2 Q_1$ Q_0	00	01	11	10
0	0	0	0	1
1	0	1	0(*)	1

図 4: Q'_2 のカルノー図

$$Q'_2 = Q_2 \cdot \overline{Q_1} + \overline{Q_2} \cdot Q_1 \cdot Q_0$$

- (3) 実験(2)で求めた状態遷移関数をもとに、D-FFを用いた場合の回路図を描け。

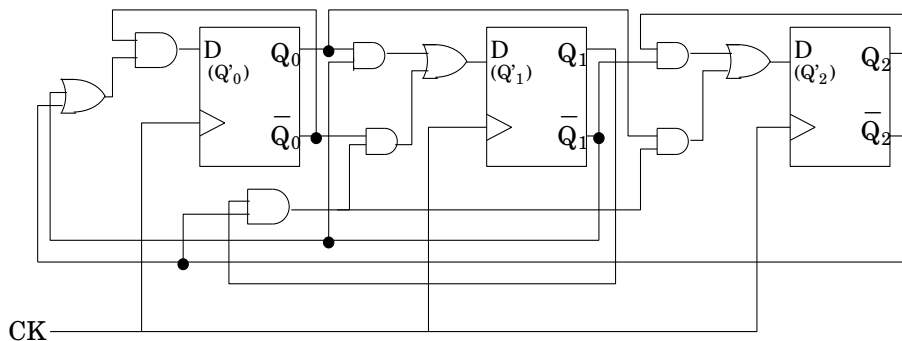


図 5: 7進カウンタのD-FFを用いた回路図

- (4) 実験(3)で求めた回路をブレッドボード上に実現し、動作を確認せよ。

D-FF、AND、ORのICを用いて、ブレッドボード上で回路を組み、オシロスコープで7進カウンタのタイミングチャートの波形を示した。

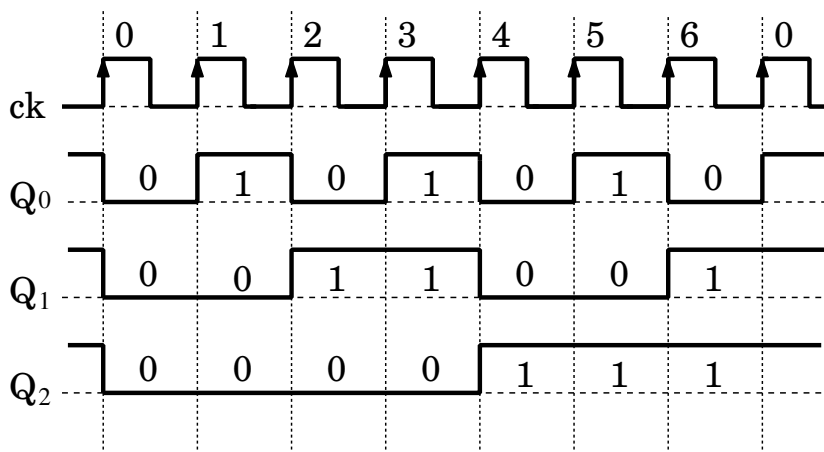


図 6: 7進カウンタのタイミングチャート

3 ジョンソンカウンタ

実際のデジタル回路では、ジョンソンカウンタと呼ばれるカウンタが用いられる。ジョンソンカウンタについて調査して報告せよ。

シフトレジスタの最終段のフリップフロップの出力を入れ替えて、入力に接続したカウンタをジョンソンカウンタという。閉じたループを構成し、クロック信号に同期して一定のパターンのパルス出力が次々と隣の出力に移動していくようなカウンタである。

○ ジョンソンカウンタの特徴

1. シフトレジスタを用いたカウンタの一種。
2. 入力信号が入力されるたびに、順次'1'の状態のフリップフロップが増加する。
3. 全フリップフロップが'1'になった後、順次'1'の状態が減っていく動作を行う計数カウンタ。
4. N進ジョンソンカウンタは、 $2/N$ 個のFFで構成できる。
5. ただし、1度誤った状態に入ると、正常な状態に戻らなくなる。

以下にジョンソンカウンタの回路図を示す。

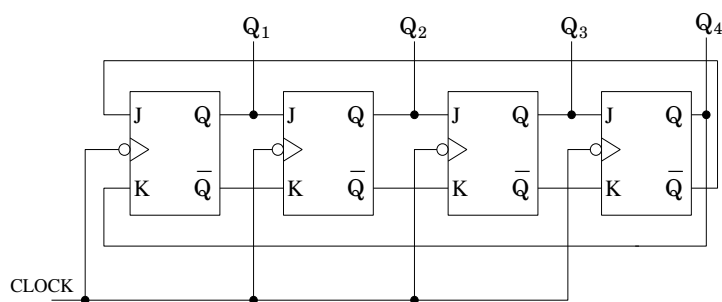


図 7: ジョンソンカウンタ回路図

4 JK-FF を用いた順序回路

JK-FF を用いて順序回路を設計する方法について調査し説明せよ。また、その方法に基づいて、4進同期式カウンタを JK-FF を用いて設計し、その回

路図を示せ。

JK-FF は、SR-FF の禁止入力を解消するために作られたフリップフロップで、両方の入力が同時に '1' の時は、現在記憶している値の否定 (\bar{Q}) を出力する。

つまり、SR-FF を使いやすくするために、クロックに同期してセット、リセットできるようにしたものが JK-FF である。

JK-FF は、Q が '1' の時には K を、Q が '0' のときには J を選択するように、D-FF の入力にデータセレクトを追加したもの。

(ちなみに、JK-FF の名前の由来は、Q (Queen) を J (Jack) と K (King) が奪い合うから。)

以下に、JK-FF の真理値表を示す。

J	K	Q	\bar{Q}	動作状態
0	0	Q	\bar{Q}	ホールド
0	1	0	1	リセット
1	0	1	0	セット
1	1	\bar{Q}	Q	トグル

表 1: JK-FF の真理値表

JK-FF は、シーケンサ (順序回路) を構成するときに良く使われ、もっとも一般的な FF で、基本素子として他の順序回路の実現によく使われる。

また、今回の実験で使用した D-FF を、JK-FF を用いて実現できる。

JK-FF で D-FF を実現すると、以下の図のようになる。

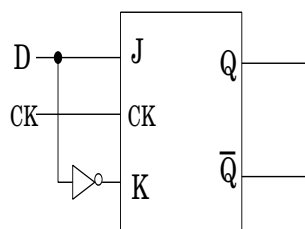


図 8: JK-FF で D-FF を実現した回路図

下に JK-FF を用いた 4 進同期式カウンタの回路図を示す。

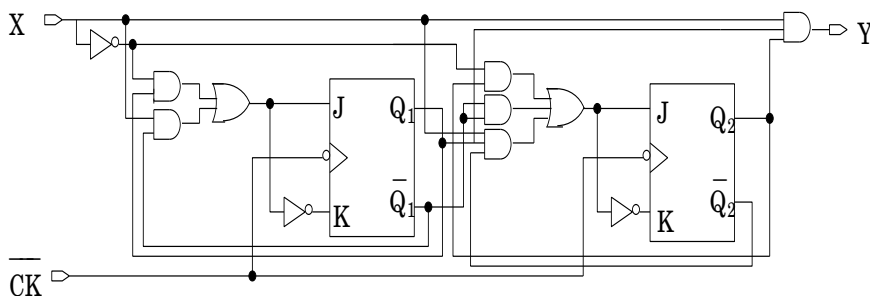


図 9: JK-FF 4 進同期式カウンタの回路図

5 同期式順序回路について

実際のデジタル回路のほとんどは、同期式順序回路である。この理由について考察せよ。

- まず、同期式順序回路とは何か？

順序回路は組み合わせ回路と遅延回路からなり、組み合わせ回路の出力を遅延回路を経て、その入力をフィードバックさせた回路である。

このような順序回路は、制御の方法により同期式と非同期式に分類される。外部から動作時刻を既定する基準信号を与え、この信号で順序回路を動作させる回路を同期式順序回路という。

- 同期式順序回路と非同期式順序回路との相違点

順序回路では、組み合わせ回路の出力と遅延回路を経てフィードバックされた信号が、確定する前に次の入力加わると動作が不安定になってしまう。よって、次の入力を加える時刻の制御が必要になる。この制御の方法により、同期式と非同期式に分類される。

非同期式は、入力加わると直ちに状態と出力が確定し、それを入力側に知らせるものである。

したがって、同期式は基準となる時刻信号により動作するので、回路構成は簡単になるが、速度的には不利である。一方、非同期式は、各回路が独り動作するので、回路構成は難しくなるが、動作速度を早くすることができる利点を持っている。

○ 実際のデジタル回路では

実際の順序回路の設計では、非同期式の方が同期式よりも処理速度を早くできるため、非同期式順序回路が設計される場面もある。

しかし、非同期順序回路の組織的な設計法はまだ確立されておらず、未だ研究段階となっているため、実際のデジタル回路のほとんどは、時刻信号により動作する、回路構成が簡単な同期式順序回路がよく使用されている。

6 (メモリ) レジスタ、シフトレジスタについて

実際のデジタル回路においてよく用いられる順序回路に、(メモリ) レジスタやシフトレジスタがある。これらの回路について調査し説明せよ。

- レジスタ、シフトレジスタとは

nビットのデータを一時的に記憶する回路をレジスタとよび、記憶するデータを入力、出力するための組み合わせ回路を持っているレジスタを、メモリレジスタという。

また、nビットのデータを記憶するとともに、クロック信号が加わるたびに、データの内容を右左にシフト、算術シフト、回転シフト(ローテイト)などを行うことが出来るレジスタを、シフトレジスタとよぶ。データの直並列変換、タイミング信号の発生にも用いられる。

- シフトレジスタ

シフトレジスタとは、記憶された一群のビット列を次々となりフリップフロップにシフトしていくように作られたレジスタである。

レジスタの一種で、シフト・パルスが与えられるたびに内容が1桁ずつ移動する。シフト方向によって、右シフト型、左シフト型、左右シフト型がある。また、データの入出力方法によってパラレル型とシリアル型がある。

○ シフトレジスタは、単にデータを蓄えるだけでなく、次のような機能ももつ。

- 直列データから並列データへの変換，または並列データから直列データへの変換
- 信号の遅延
- 乗算および除算の桁シフト

シフトレジスタでは、並んでいるレジスタ間をデータが1ビットずつ移動する。以下にシフトレジスタの、データが1ビットずつ移動している簡単な図を示す。

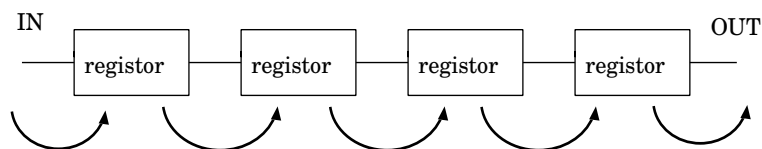


図 10: JK-FF で D-FF を実現した回路図

7 考察

本実験について考察せよ。

今回の実験では、カウンタの動作原理および、同期式順序回路の設計手法について学んだ。

記憶機能を有する回路には、メモリやレジスタなどが存在するが、その基本となる最小単位の記憶素子が、フリップフロップ (FF) 回路であった。FF は、回路内にフィードバックを設けることにより、1ビットのデータの記憶機能を実現したデジタル回路である。ここで、もう一度 FF の基本的な構造をまとめてみた。

～FF の基本的な構造～

FF は、NAND や NOR などの否定型のゲートを 2 個使い、それぞれのゲートをもう一方のゲートの入力とすることによって構成されていた。このとき、2 つあるフィードバックの一方の値が '0' になると、もう一方の値が '1' になるため、2 つのゲート回路の出力が保持される。

今回の実験では、その FF の中で、D-FF を使用して 7 進同期式カウンタを構成した。D-FF の 'D' は、Delay の意味で、1 クロックの遅延素子として重要なフリップフロップであった。

この他にも、ジョンソンカウンタという、JK-FF を使用したカウンタがよく用いられ、簡単に回路を設計できる同期式順序回路は、実際に幅広く使用されていることがわかった。

そこで、JK-FFでも、シフトレジスタの実現ができることもわかった。下に、JK-FFを使用したN段右シフトレジスタの論理回路を表してみる。この

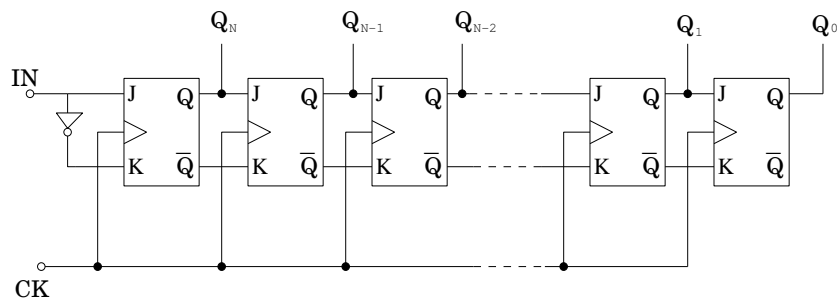


図 11: JK-FF で N 段の右シフトレジスタを実現した回路図

ように、実際のデジタル回路では、簡単に回路構成ができるため、ほとんどが同期式順序回路で実現されることがわかった。

8 参考文献・URL

- 初めて学ぶデジタル回路入門 ビギナー教室：堀 桂太郎 著：Ohmsha 出版
- よくわかるデジタル電子回路：関根 慶太郎 著：Ohmsha 出版
- 順序回路
<http://sakura.elec.fuk.kindai.ac.jp/~osada/Dir1/2002gairon/gairon9.htm>
- LogicCirc
<http://www.cs.shinshu-u.ac.jp/Lecture/LogicCirc/index/>

9 実験に使用した器具

- 直流電源
- オシロスコープ
- 発信器
- IC : NAND TC4081BP
 : NOT TC4069UBP
- ブレッドボード・導線...