

コンピュータアーキテクチャ

HW2

氏名：津波古正輝

学籍番号：e075739A

提出日：10月30日

問題 2.1

メモリのアクセス時間はデコーダの遅延時間で決まる。デコーダの遅延はメモリの容量の対数に比例して大きくなるから、メモリが大容量化するとアクセス時間も長くなるはずであるが、現実にはそうになっていない。それはなぜか。

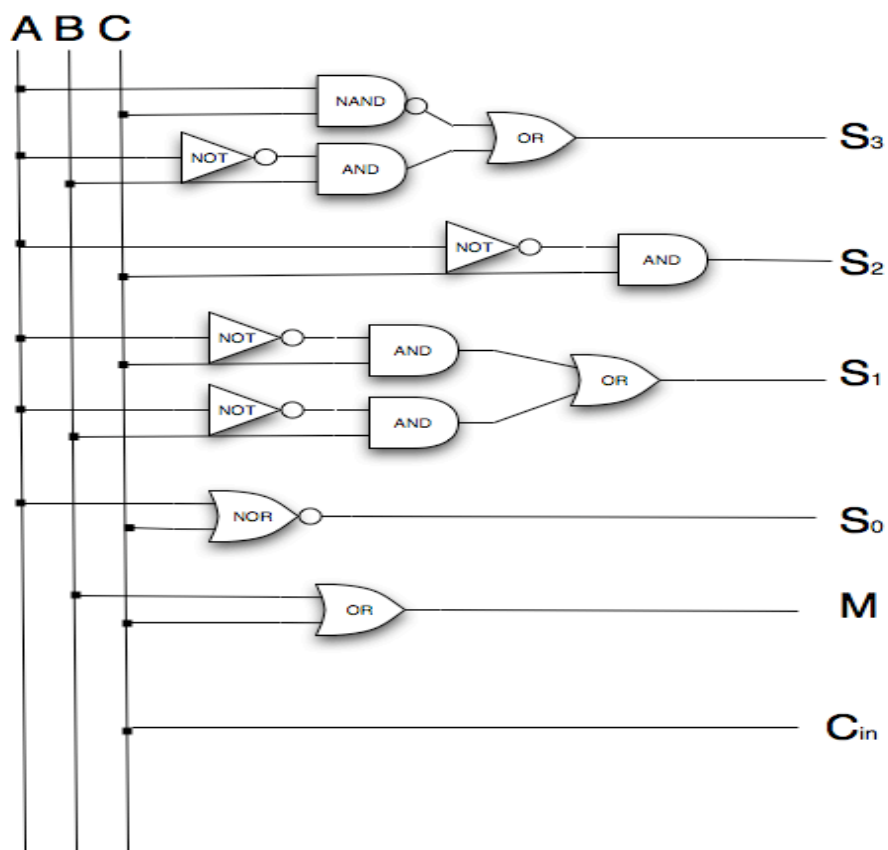
メモリを構成している単位部品が小型化するとメモリが増える。するとデコーダの単位部品も小型化するのでデコーダの遅延も小さくなる。

問題 2.2

加算の命令コードが 000、減算の命令コードが 001、AND の命令コードが 010、OR の命令コードが 011、NOT の命令コードが 100 のとき、命令コードから 74181 形 ALU の制御信号である S3、S2、S1、S0、M、Cin を生成する組み合わせ論理回路を描け。

	A	B	C	S ₃	S ₂	S ₁	S ₀	M	C _{in}
加算	0	0	0	1	0	0	1	0	0
減算	0	0	1	0	1	1	0	0	1
AND	0	1	0	1	0	1	1	1	*
OR	0	1	1	1	1	1	0	1	*
NOT	1	*	*	0	0	0	0	1	*

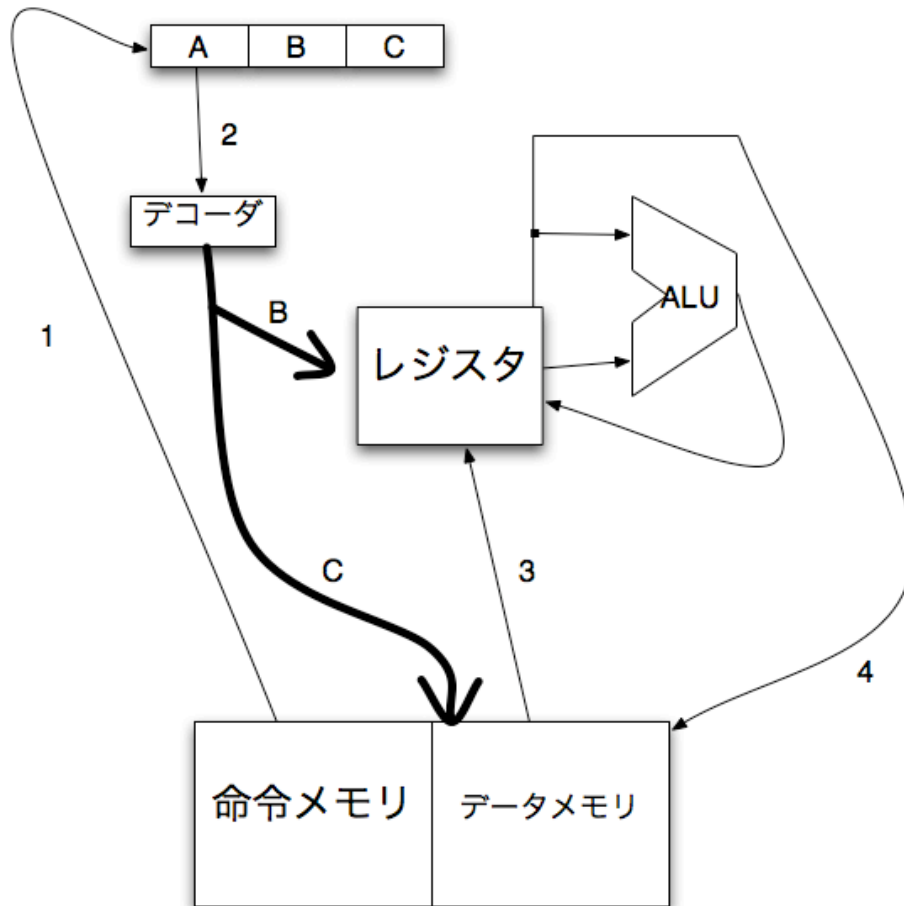
より、



となる。

問 2.3

図を書いてメモリ書き込み操作の手順を示せ。



- 1:命令メモリから命令が取り出されて命令レジスタに格納される。
- 2:デコーダがどのような命令なのかを理解する。(書き込みの命令)
- 3:データメモリからメモリを選んでレジスタに格納。データがあるレジスタのアドレスは B を参照する。

4:データをデータメモリに書き込む。書き込むアドレスは C を参照。

A:命令の種類

B:データがあるレジスタのアドレス

C:格納するデータメモリのアドレス

問 2.4

命令の実行の順番と命令メモリへの格納の順番はできるだけそろえるのが機械語プログラムの普通の格納方式である。命令をランダムにメモリの中に格納した場合、どういう不都合が起こるか、考察せよ。

命令の実行がランダムに格納されると、命令プログラムと命令プログラムの間に不都合が起らないように『なにもしない』という命令をおかなければならない。すると格納するプログラムが増えてしまう。

参考文献：

電子情報通信レクチャーシリーズ C-9

コンピュータアーキテクチャ