

HW-5 e075739A 津波古正輝 提出日:7月21日(月曜日)

1) 以下をカルノー図を用いてブール式を簡単化せよ。

$$f = A' \cdot B' \cdot C' \cdot D' + A' \cdot B \cdot C' \cdot D + A \cdot B \cdot C \cdot D + A \cdot B' \cdot C' \cdot D + A' \cdot B' \cdot C \cdot D' + A \cdot B \cdot C' \cdot D + A' \cdot B \cdot C \cdot D + A \cdot B' \cdot C \cdot D$$

AB \ CD	00	01	11	10
00	1			
01		1	1	1
11		1	1	1
10	1			

図1:カルノー図1

図1より、

答え : $f = A' B' D' + BD + AD$

2) 前問で $A' \cdot D$ が禁止項の場合、 f はどのように簡単化されるか示せ。

AB \ CD	00	01	11	10
00	1			
01	1	1	1	1
11	1	1	1	1
10	1			

図2:カルノー図2

図2より、

答え： $f = D + A'B'$

3) 上記2)の論理関数 f を回路図を実現せよ。(なるべく少ないトランジスタ数で実現せよ。) また、そのときのトランジスタ数はいくつか?

2)のブール式($D + A'B'$)より、ド・モルガンの法則より、

$$=(D' \cdot (A'B'))'$$

回路図：

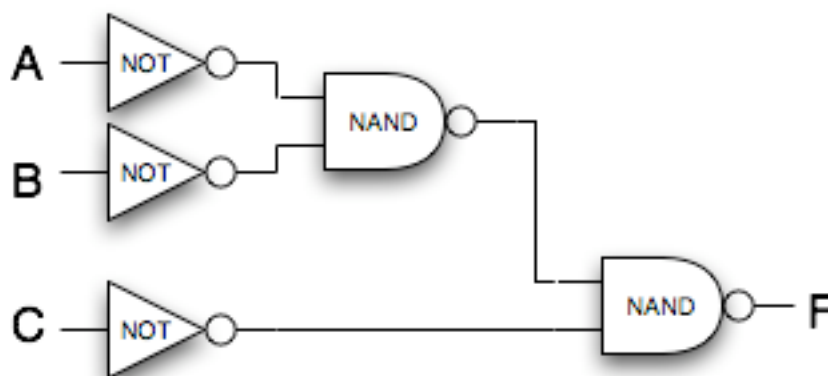


図3:回路図1

尚、トランジスタの総数は14個となる。

4) 二つの2ビットの2進数A、Bがあるとき、

(i) $A > B$ のとき、出力が1となる論理関数 f の真理値表を描け

A_0A_1	B_0B_1	F
00	00	0
01	00	1
10	00	1
11	00	1
00	01	0
01	01	0
10	01	1
11	01	1
00	10	0
01	10	0
10	10	0
11	10	1
00	11	0
01	11	0
10	11	0
11	11	0

図4:真理値表1

(ii) (i)で得られた真理値表より加法標準形で論理関数を表せ

$$f(A, B, C) = A_0'A_1B_0'B_1' + A_0A_1'B_0'B_1' + A_0A_1B_0'B_1 + A_0A_1'B_0'B_1 + A_0A_1B_0'B_1 + A_0A_1B_0B_1'$$

(iii) (ii)の論理関数について、カルノー図を描き簡単化を行え。

A ₁ A ₀ \ B ₁ B ₀	00	01	11	10
00		1	1	1
01			1	1
11				
10			1	

図5:カルノー図5

図5より、

答え : $f = A_1B_1 + A_0B_1B'_0 + A_1A_0B'_0$

(vi) 簡単化された論理関数を実現せよ。この時、2進数AのMSBをA₁、LSBをA₀、BのMSBをB₁、LSBをB₀とせよ。

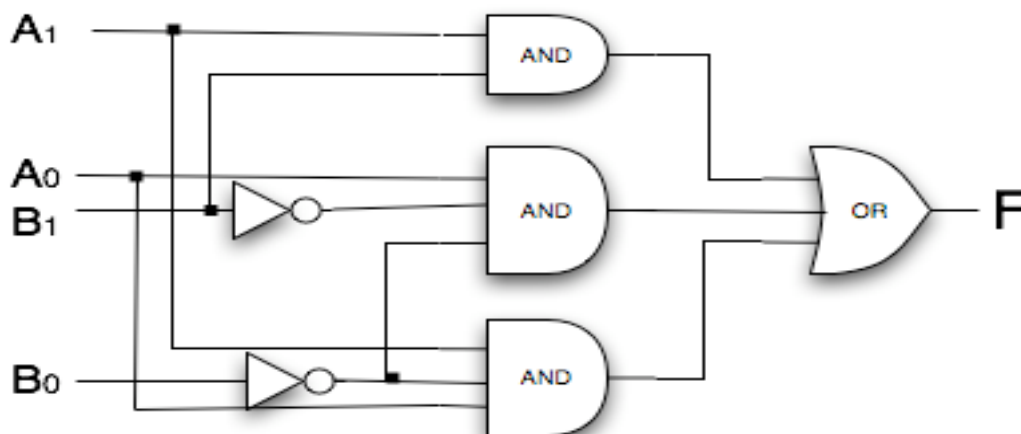


図6:回路図2

5) 上記1)の論理関数の回路図をなるべく少ないトランジスタ数で実現せよ。
また、そのときのトランジスタ数はいくつか？

ド・モルガンの法則より、 $A_1B_1 + A_0B_1B'_0 + A_1A_0B'_0$

$$= ((A_1B_1)' \cdot (A_0B_1B'_0)' \cdot (A_1A_0B'_0)')'$$

よって回路図は

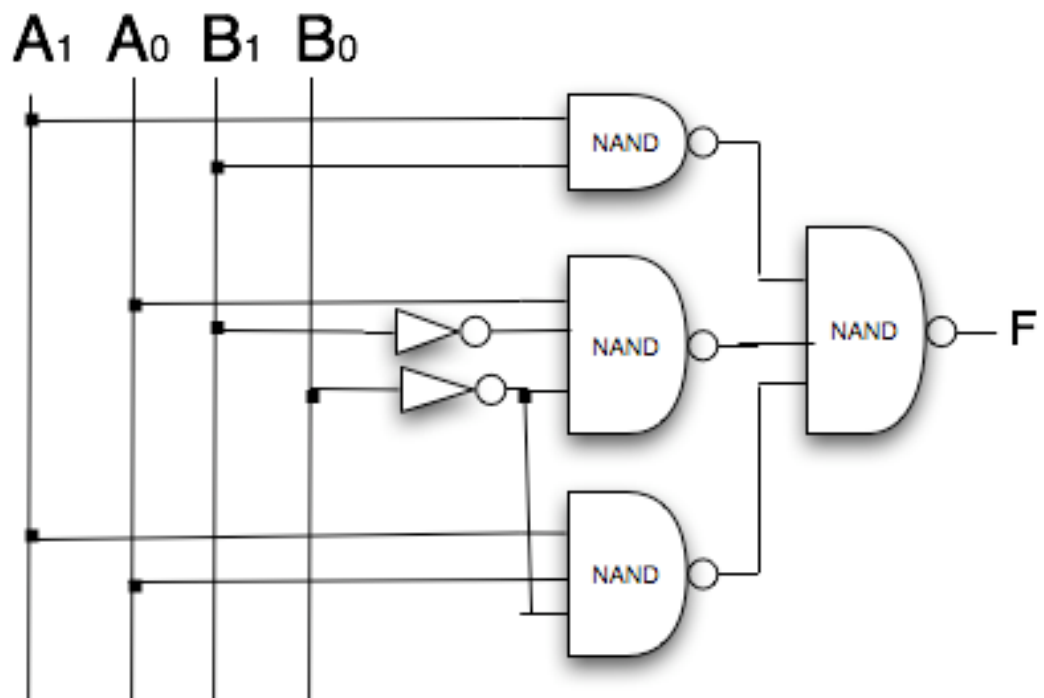


図7:回路図3

となり、総トランジスタ数は、NOT(トランジスタ数:2)が2つ、2入力NAND(トランジスタ数:4)が1つ、3入力NAND(トランジスタ数:6)が3つより、

$$2 \times 2 + 4 \times 1 + 6 \times 3 = 4 + 4 + 18$$

答え：26個

6) 上記4)でA=Bの時だけ、出力が1となる回路を同様の手順で設計せよ。この時、2進数AのMSBをA1、LSBをA0、BのMSBをB1、LSBをB0とせよ。

7) 講義で示した 2 入力 1 出力マルチプレクサをなるべく少ないトランジスタ数で回路を実現せよ。また、そのときのトランジスタ数はいくつか？

8) 半加算器と全加算器を用いて、4 ビットの数 $A=(A_3, A_2, A_1, A_0)$ 、 $B=(B_3, B_2, B_1, B_0)$ の加算器を設計せよ。半加算器と全加算器として、下記のシンボルをもちいよ。

以上