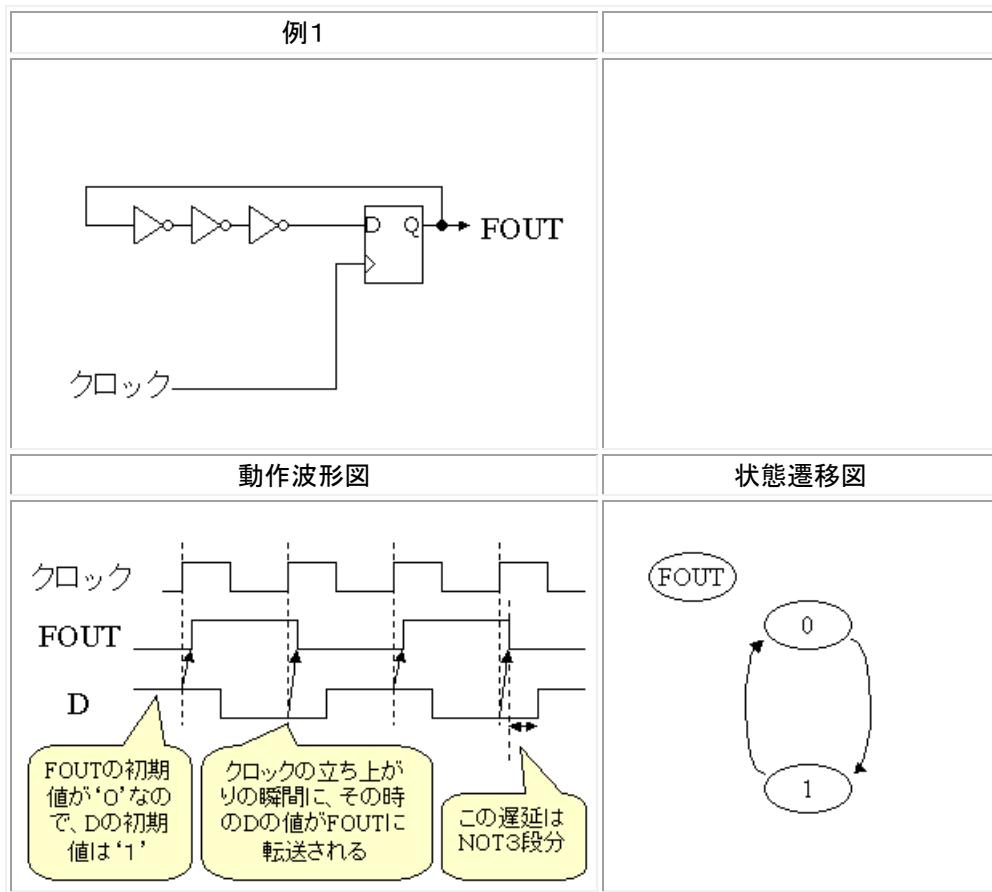
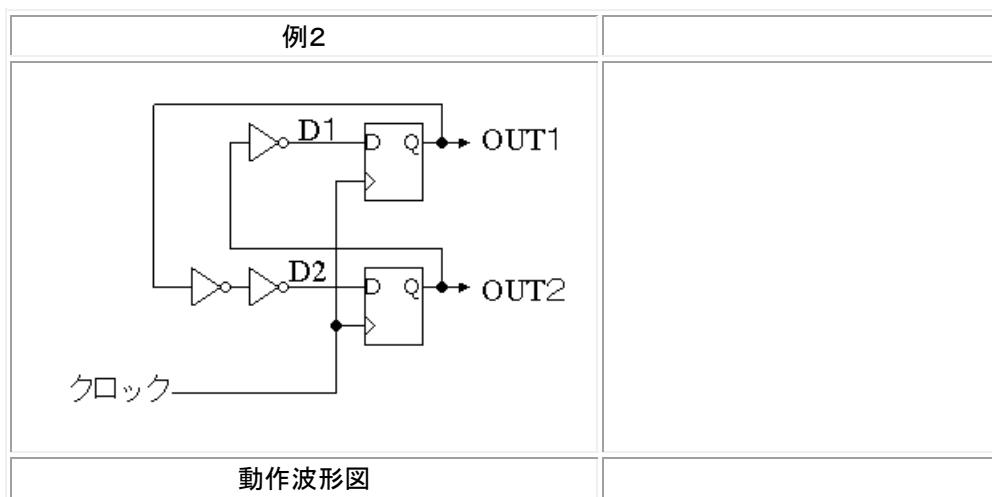


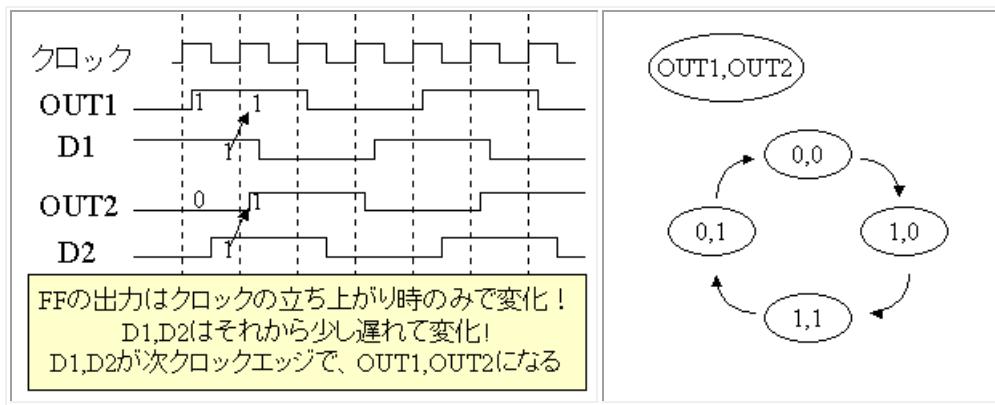
## 状態遷移マシン(2)

### 状態遷移マシンの復習(1)



### 状態遷移マシンの復習(2)



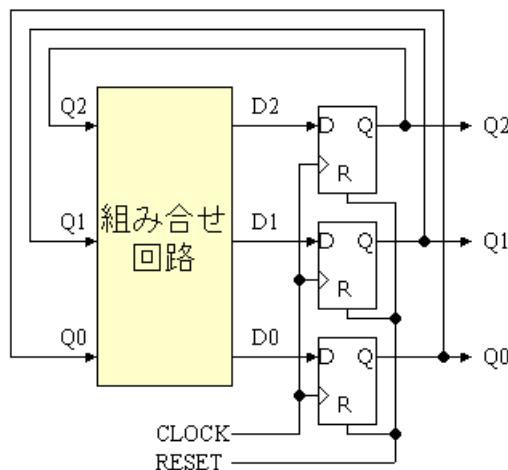


以下の内容が重要！！！

- FFの出力はクロックの立ち上がりエッジのみで変化する。
- FFの出力と外部からの入力信号で、FFの入力信号Dが決まる。
- 次のクロックエッジで、そのDが新たなD-FFの出力となる。
- 状態遷移図の状態とはFFの出力の組み合せである。

### Dフリップフロップを用いて状態遷移マシンを設計する

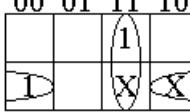
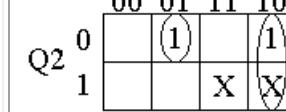
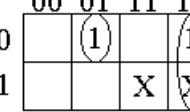
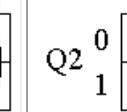
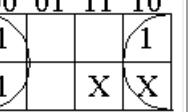
(例題1) 整数で書いて、0、1、2、3、4、5、0、1、2、3、4、5、と0から5を繰り返すカウンタを設計する。実際には、2進法で“000”, “001”, “010”, “011”, “100”, “101”を繰り返すようにする、RESET信号で“000”に戻せるようにする。(STEP1) “000”, “001”, “010”, “011”, “100”, “101”なる6つの状態をもつ必要があるので、3つのDフリップフロップが必要である。また、RESET信号が“1”的時に、3つのD-FFの出力を‘0’にする必要があるので、RESET付のD-FFを用いると、以下のようになりそう。



(STEP2) 上記回路では、CLOCKの立ち上がりエッジにて D0 は Q0 へ、D1 は Q1 へ、D2 は Q2 へ転送される。したがって、組み合せ回路は入力 Q0, Q1, Q2 から次の状態を作り出し、それを D0, D1, D2 へ出力すれば良い。したがって、以下の真理値表に示される組み合せ回路を設計すれば良い。'X' はDON'T CAREです。

入力			出力		
Q2	Q1	Q0	D2	D1	D0
0	0	0	0	0	1
0	0	1	0	1	0
0	1	0	0	1	1
0	1	1	1	0	0
1	0	0	1	0	1
1	0	1	0	0	0
1	1	0	X	X	X
1	1	1	X	X	X

(STEP3) 上記真理値表からカルノー図を作成して、組み合せ回路を設計する。

D2のカルノー図	D1のカルノー図	D0のカルノー図
D2のカルノー図 Q1, Q0 00 01 11 10 Q2 0  1 	D1のカルノー図 Q1, Q0 00 01 11 10 Q2 0  1 	D0のカルノー図 Q1, Q0 00 01 11 10 Q2 0  1 

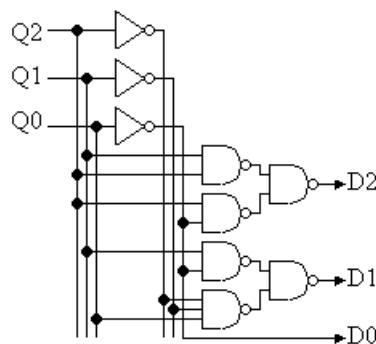
- ということで、簡略化されたブール式は

$$D2 = Q1 \cdot Q0 + Q2 \cdot Q0'$$

$$D1 = Q1 \cdot Q0' + Q2' \cdot Q1' \cdot Q0$$

$$D0 = Q0'$$

- したがって、組み合せ回路は以下のようになる



もし、D-FFの出力が整数で6="110"や7="111"になったらどうなるのか？

- $Q2=1, Q1=1, Q0=0$ の時、組み合せ回路出力 $D2=1, D1=1, D0=1$ となるので、
- 6の次は7になる。
- $Q2=1, Q1=1, Q0=1$ の時、組み合せ回路出力 $D2=1, D1=0, D0=0$ となるので、
- 7の次は4になる。

すなわち、もし雷等のノイズでD-FFの出力が整数値で6になると、以下のように動作する。

6  $\Rightarrow$  7  $\Rightarrow$  4  $\Rightarrow$  5  $\Rightarrow$  0  $\Rightarrow$  1  $\Rightarrow$  2  $\Rightarrow$  3  $\Rightarrow$  4  $\Rightarrow$  5  $\Rightarrow$  0

- もし上記真理値表で、'X'をすべて'0'で設計すれば、

6  $\Rightarrow$  0  $\Rightarrow$  1  $\Rightarrow$  2  $\Rightarrow$

もしくは

7  $\Rightarrow$  0  $\Rightarrow$  1  $\Rightarrow$  2  $\Rightarrow$

となるように設計できる。

雷などのノイズを考えれば、DON'T CARE を使わない設計も重要である。

**宿題8 学籍番号 名前 日付 を書いて 提出すること。**

1) 整数で書いて、0、1、2、3、4、0、1、2、3、4、と0から4を繰り返すカウンタを設計する。

実際には、2進法で“000”, “001”, “010”, “011”, “100”, “000”を繰り返すようにする、RESET信号で“000”に戻せるようにする。DONT' CARE を用いて、設計せよ。

2) 整数で書いて、0、5、4、3、2、1、0、5、4、3、2、1、0と繰り返すカウンタを設計する。

実際には、2進法で“000”, “101”, “100”, “011”, “010”, “001”, “000”を繰り返すようにする、RESET信号で“000”に戻せるようにする。例題と同様にDON'T CARE を利用して、回路を小さくすること。

3) 上記カウンタでは3ビットのD-FFを用いたので、D-FFの出力が、整数で、6, 7になることはないが、実際の電子機器では雷等のノイズで、D-FFの出力が6, 7に誤動作で変化することがある。

このようなノイズに対応するために、D-FFの出力が整数で、6もしくは7になんでも、次のサイクルで0に変化し、以下のように動作するように設計し直せ。

- $6 \Rightarrow 0 \Rightarrow 5 \Rightarrow 4 \Rightarrow 3 \Rightarrow 2 \Rightarrow 1 \Rightarrow 0 \Rightarrow 5 \Rightarrow 4 \Rightarrow 3$
- $7 \Rightarrow 0 \Rightarrow 5 \Rightarrow 4 \Rightarrow 3 \Rightarrow 2 \Rightarrow 1 \Rightarrow 0 \Rightarrow 5 \Rightarrow 4 \Rightarrow 3$

以上