

ディジタルシステム設計 講義レジメ  
担当：和田知久 (ファイヤー和田)

復習

①  $-24$  という数値を 32 ビット INTEGER、および 32 ビット浮動小数点フォーマットで示せ。

② 図 4.2 の SOC を想定し、プロセッサ 1 はメインメモリのデータに対して処理 A を実行し、その結果に対してプロセッサ 2 は処理 B を行い、結果を UART を介して外部へ転送する。この時、プロセッサ 1 とプロセッサ 2 のプログラムコードはどのような構成になるかを説明せよ！

注意) プロセッサ 2 はプロセッサ 1 の結果をどのようにすればうまく受け取ることができるかを示せ。

1) メモリアーキテクチャの構成要素

4.2 スクラッチパッドメモリ (プロセッサ内蔵メモリ)

4.3 キャッシュメモリ 速度の遅い大容量のメインメモリと CPU 間におき、平均アクセス速度の高速化を図る

リプレイスアルゴリズム

ライトバック、ライトスルー

マルチ CPU での問題

4.4 仮想アドレス

4.4 仮想アドレス

① 物理アドレスを超えるメモリ空間を使える

② メモリ保護、他のアプリが、他のアプリのメモリを破壊しない

4.4.1 MMU のしくみ

ページ

アドレス変換

アドレス変換を高速に実施するために TLB なる H/W がある

4.4.5 MMU の実例

現実の実装はややこしい

アクセス許可チェックも多重 図 4.25

2) 割り込みと例外

通知 → プログラムの処理中断 → 決められたアドレスに JUMP  
→ そのプログラム実行

割り込みベクタアドレス、ハンドラアドレス

割り込みハンドラ、例外ハンドラ

組込みシステムでは、割り込みと例外は極めて重要

例 自動車の衝突を検知してエアバッグを開く動作

時間制約の厳しい処理

表 5.1

一般に外部機器からの通知 : 割り込み、外部割り込み、ハードウェア割り込み

ユーザが OS を呼びだす : ソフトウェア割り込み、トラップ

メモリアクセスエラー、未定義命令実行 : 例外

図 5.1

①割り込み発生 : プログラム実行中断、コンテキスト退避、特権モードへ移行

②定められたアドレスにジャンプ

③割り込みハンドラーを実行 適切な処理を実行し、処理後、コンテキスト復帰

④ユーザプログラムの実行再開

表 5.2 例外ベクタアドレス

3)ハードウェア割り込みとソフトウェア割り込み

図 5.2, 5.3, 5.4

割り込み許可

割り込みマスク 図 5.7

Non Maskable Interrupt

複数の同時割り込み時の優先度

5.5.2 コンテキストの退避と復帰

汎用レジスタの値

PC

ステータスレジスタ

ARM の場合、モードごとのレジスタがある。(レジスタバンク)

割り込み許可

割り込み優先度

割り込みコントローラ

以上