

沖縄県マルチメディア・アイランド構想と 琉球大学 SOC 設計教育

2000/3/31

琉球大学 工学部 情報工学科

和田 知久

wada@ie.u-ryukyu.ac.jp

<http://bw-www.ie.u-ryukyu.ac.jp/~wada/>

アウトライン

1998年9月の大田前知事による「マルチメディア・アイランド」構想によりシノプシス社の協力を得て、SOC教育を重点化！

- 琉大におけるSOC教育カリキュラム
- シノプシス・デザイン・コンテスト2000
- 今後の取り組み

琉大情報工学科 SOCカリキュラム

■ 2年生

前期 「デジタル回路」 組合せ/順序回路

後期 「デジタルシステム設計」 CPU機能/論理設計

後期 「CAD」 VHDLによるシステム設計と検証

8ビットCPU(H9)

RSA暗号器(H10)

RS-CODEC(H11)

■ 3年生

通年 「情報工学実験」 VHDL設計とFPGAによる実現

■ 大学院

「システム・アーキテクチャ論」

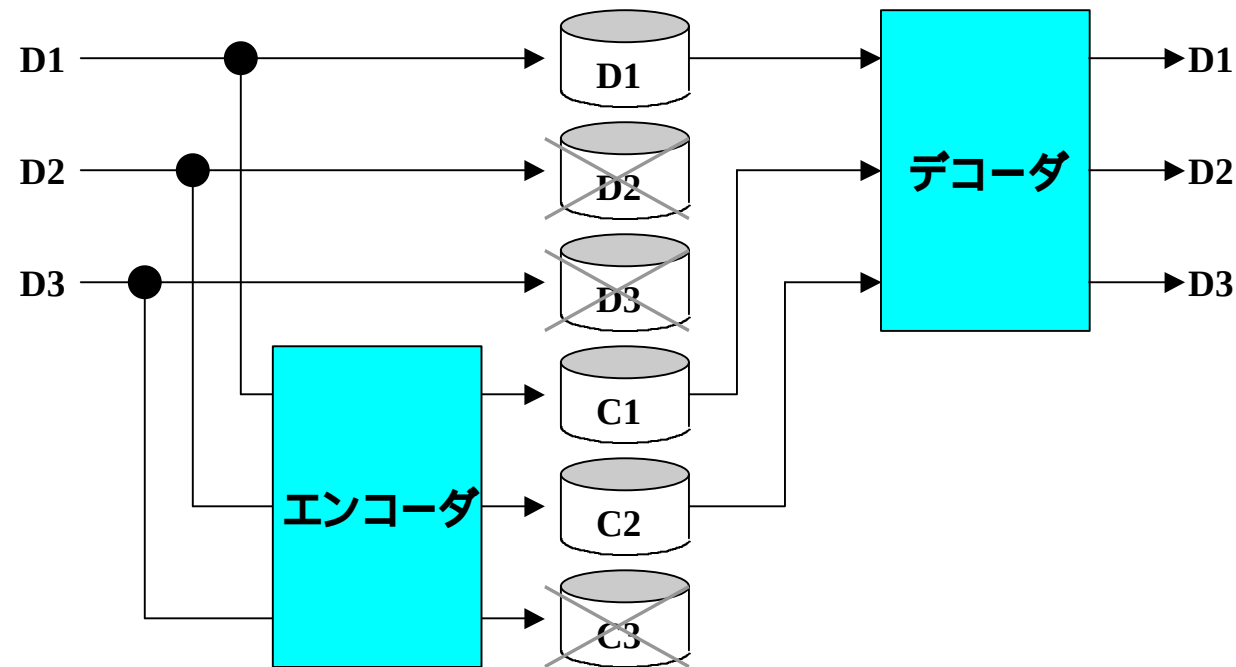
実在デジタルシステムの紹介と調査

シノプシス・デザインコンテスト2000

- 大学生・高専学生にオープンなDLによるデジタル・デザイン・コンテスト！
- 15チーム(30名)の参加
 - 京大2チーム
 - 阪大3チーム
 - 九工大1チーム
 - 豊田高専3チーム
 - 琉大6チーム
- 10チームにより2000年3月3日に発表会
- 参加賞: オリジナルTシャツ+シノプシスGOODS
- 優秀者: デジタルカメラ等の副賞

デザイン・コンテスト課題

- RAID(Redundant Array of Inexpensive Disks)のリードソロモンCODEC



CODECの計算式

$$\text{エンコーダ} \quad \begin{bmatrix} C1 \\ C2 \\ C3 \end{bmatrix} = \begin{bmatrix} 1^0 & 2^0 & 3^0 \\ 1^1 & 2^1 & 3^1 \\ 1^2 & 2^2 & 3^2 \end{bmatrix} \begin{bmatrix} D1 \\ D2 \\ D3 \end{bmatrix} = \begin{bmatrix} 1 & 1 & 1 \\ 1 & 2 & 3 \\ 1 & 4 & 5 \end{bmatrix} \begin{bmatrix} D1 \\ D2 \\ D3 \end{bmatrix}$$

$$\text{デコーダ} \quad \begin{bmatrix} D1 \\ D2 \\ D3 \end{bmatrix} = \begin{bmatrix} 1 & 0 & 0 \\ 2 & 3 & 1 \\ 3 & 2 & 1 \end{bmatrix} \begin{bmatrix} D1 \\ C1 \\ C2 \end{bmatrix}$$

- Vandermonde行列
- ガロア体演算

4ビットのガロア体演算 $GF(2^4)$

- 加算と減算は単純でXORとなる。

$$11 + 7 = 1011 \oplus 0111 = 1100 = 12$$

$$11 - 7 = 1011 \oplus 0111 = 1100 = 12$$

- 乗算は3種類の方法で実装された。
 - 1) GFLOG/GFILOG関数を用いる方法
 - 2) 多項式の素直な乗算と簡単化の方法
 - 3) 積の簡略化テーブルを用いる方法

乗算1 : GFLOG/GFILOG

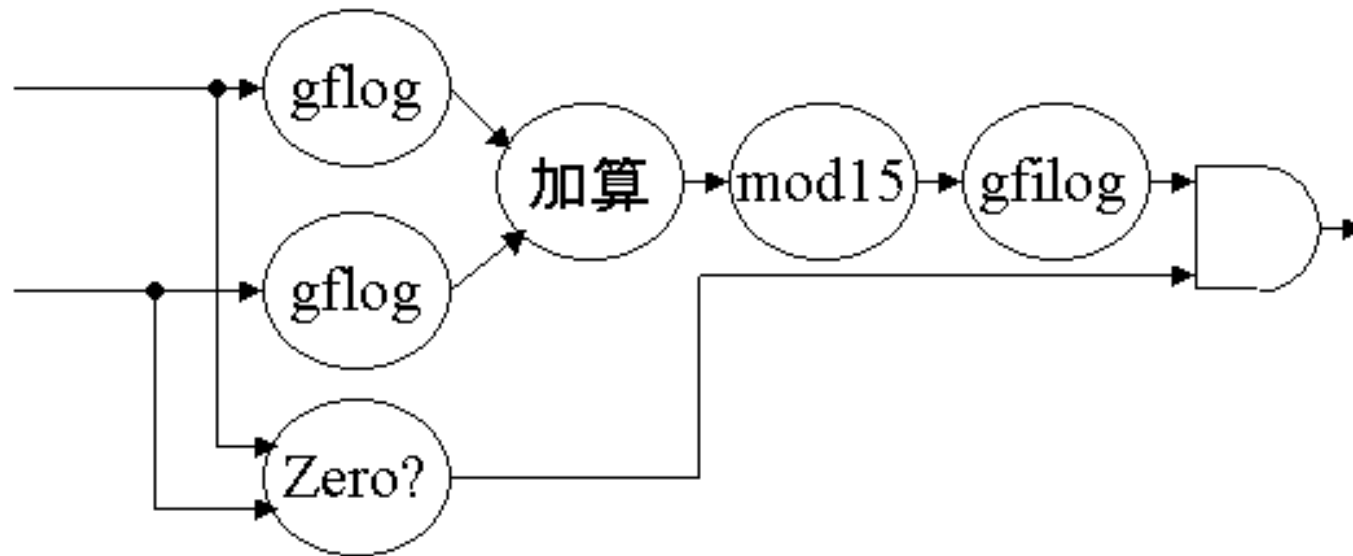
- 4ビット $A=a_3, a_2, a_1, a_0$ と $B=b_3, b_2, b_1, b_0$ の積
特性方程式 $a^4 = a + 1$ を用いて の累乗に変形

$$(a_3 \cdot a^3 + a_2 \cdot a^2 + a_1 \cdot a^1 + a_0) \cdot (b_3 \cdot a^3 + b_2 \cdot a^2 + b_1 \cdot a^1 + b_0) \\ = a^{\text{gflog}(A)} \cdot a^{\text{gflog}(B)} = a^{\text{gflog}(A) + \text{gflog}(B)}$$

- gflog により 多項式を1項に変換することで
乗算が指数の通常に加算になり
 gfilog で逆変換れば積が得られる。

$$\text{gfilog}(\text{gflog}(A) + \text{gflog}(B)) = (c_3 \cdot a^3 + c_2 \cdot a^2 + c_1 \cdot a^1 + c_0)$$

乗算1 : GFLOG/GFILOG (続き)

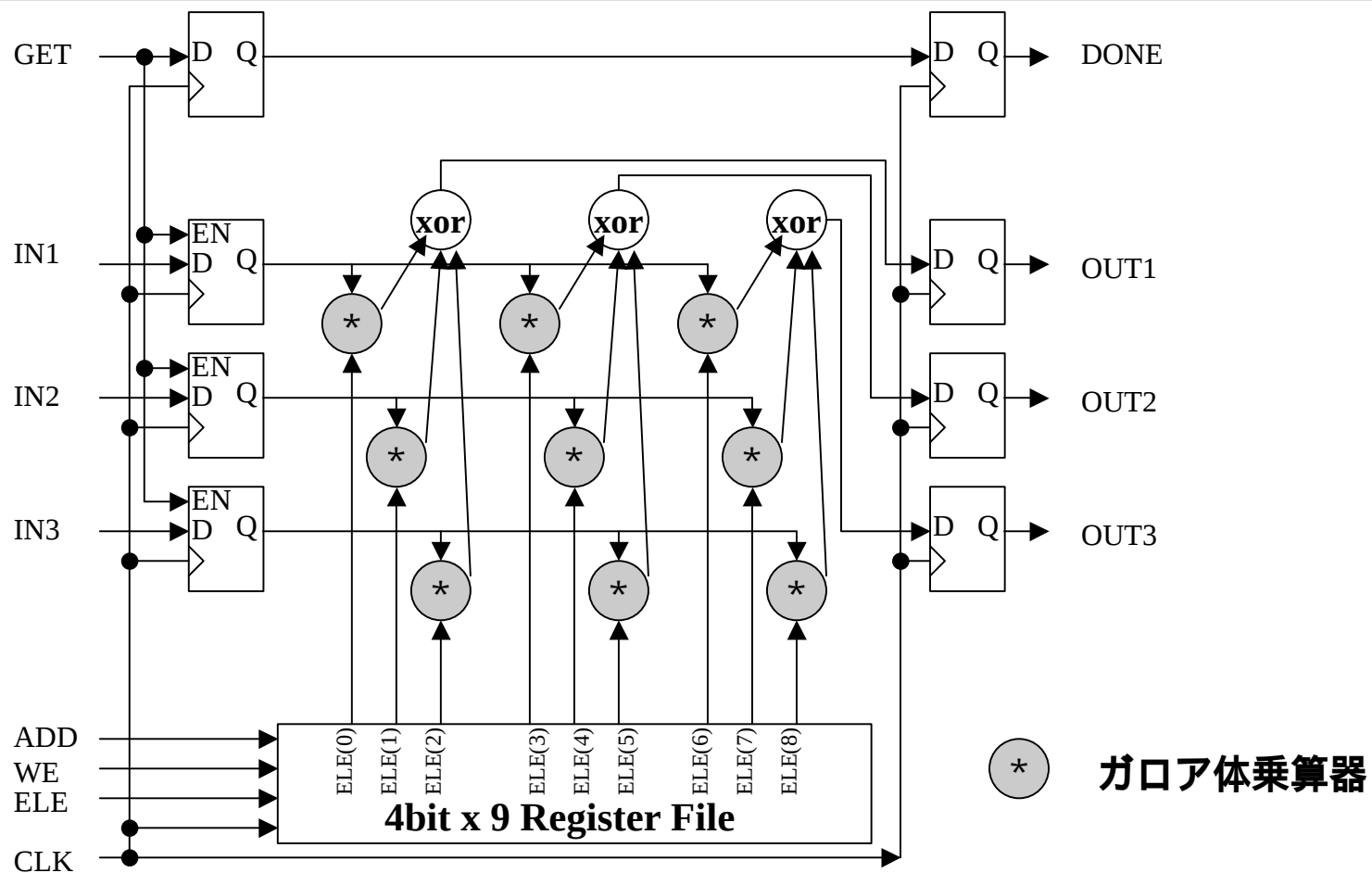


乗算2：多項式の素直な乗算

■ 特定方程式 $a^4 = a + 1$, $a^5 = a^2 + a$, $a^6 = a^3 + a^2$
を用いて簡単化すると

$$\begin{aligned} & (a_3 \cdot a^3 + a_2 \cdot a^2 + a_1 \cdot a^1 + a_0) \cdot (b_3 \cdot a^3 + b_2 \cdot a^2 + b_1 \cdot a^1 + b_0) \\ &= (a_3 \cdot b_3) a^6 + (a_3 \cdot b_2 \oplus a_2 \cdot b_3) a^5 + (a_3 \cdot b_1 \oplus a_2 \cdot b_2 \oplus a_1 \cdot b_3) a^4 \\ &\quad + (a_3 \cdot b_0 \oplus a_2 \cdot b_1 \oplus a_1 \cdot b_2 \oplus a_0 \cdot b_3) a^3 + (a_2 \cdot b_0 \oplus a_1 \cdot b_1 \oplus a_0 \cdot b_2) a^2 \\ &\quad + (a_1 \cdot b_0 \oplus a_0 \cdot b_1) a + a_0 \cdot b_0 \\ &= (a_3 \cdot b_0 \oplus a_2 \cdot b_1 \oplus a_1 \cdot b_2 \oplus a_0 \cdot b_3 \oplus a_3 \cdot b_3) a^3 \\ &\quad + (a_2 \cdot b_0 \oplus a_1 \cdot b_1 \oplus a_0 \cdot b_2 \oplus a_3 \cdot b_3 \oplus a_3 \cdot b_2 \oplus a_2 \cdot b_3) a^2 \\ &\quad + (a_1 \cdot b_0 \oplus a_0 \cdot b_1 \oplus a_3 \cdot b_2 \oplus a_2 \cdot b_3 \oplus a_3 \cdot b_1 \oplus a_2 \cdot b_2 \oplus a_1 \cdot b_3) a \\ &\quad + a_0 \cdot b_0 \oplus a_3 \cdot b_1 \oplus a_2 \cdot b_2 \oplus a_1 \cdot b_3 \end{aligned}$$

全体構成例



発表10チームの設計結果

	チーム名	サイクル数	サイクル時間	トータル時間	面積	特徴
1	琉大2年 RU07	3	9 . 2 4	2 7 . 7 2	2 7 3 9	GFLOG乗算器 3 個
2	琉大2年 RU09	4	2 1 . 9	8 7 . 6 0	2 2 2 0	GFLOG乗算器 3 個
3	豊田高専 仲野研C	2	7 . 3 5	1 4 . 7 0	1 2 0 3	簡略化テーブル
4	琉大3年 タートルネックス	1	3 . 4 0	3 . 4 0	1 2 0 5	素直な乗算器 9個
5	琉大3年 和田研	9	7 . 3 1	6 5 . 7 9	7 4 3	素直な乗算器 1個
6	京大 くまたいよう	3	9 . 2 2	2 7 . 6 6	1 2 2 0	GFLOG乗算器 3 個
7	九工大 ホークス	7	5 . 8 9	1 7 . 6 7	3 0 4 2	GFLOG乗算器 3 個
8	阪大 谷口研	4	1 4 . 5 4	5 8 . 1 6		GFLOG乗算器 9 個
9	京大 ちょビット	1	2 . 4 0	2 . 4 0	2 4 1 3	素直な乗算器 9 個
10	阪大 白川研	1 1	6 . 8 7	7 5 . 2 4	9 6 6	GFLOG乗算器 1 個

デザイン・コンテスト・サマリー

- 多数の大学の参加で学生同士で非常に良い刺激となった。
 - 修士らの学生は学部2、3年生のがんばり（回路や面積最小化の努力）に刺激を受ける。
 - 学部学生は修士学生の設計全体のまとめ、パイプライン化、FPGAの実装等の高度な工夫、発表のうまさに刺激を受けていた。
- 学部学生でも、VHDLにてある程度のレベルの設計が可能
- 最優秀は琉大情報工学科 学部3年生

今後の取り組み

- 沖縄でのLSI関連人口の育成
 - 研究会 学会を沖縄で！
- 琉大でのLSI関連教育の充実
 - 将来的にチップ設計を！
 - 講義の充実化！
- 半導体関連の沖縄での起業

次回 シノプシス・デザイン・コンテスト2001
にどうぞご参加ください！