

VHDLのP-プロセス記述の

begin ~ end にある各文

は並列. 同時処理文である。

→ ~~通常のプロセスと異なる。~~

↳ 順序がない!

if文, case文, Loop文などの「順序処理」を記述する場合は process() 文の中へ記述する。

①

process (_____)

↑
== 必要ならばこのように書く

②

1bitの0は '0'

4bitの0は "0000"

③

if ~ then

elsif

end

end if;

④ if

?
最後は else

end if;

デジタル std-logic の

要素 '1', '0', 'U', 'X', 'Z' 対応

不定 不定 1/1
 1/1
 接続